

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-289108

(43)Date of publication of application : 05.11.1993

(51)Int.Cl.

G02F 1/136
G02F 1/1343
H01L 27/12
H01L 29/784

(21)Application number : 04-095591

(71)Applicant : FUJITSU LTD

(22)Date of filing : 15.04.1992

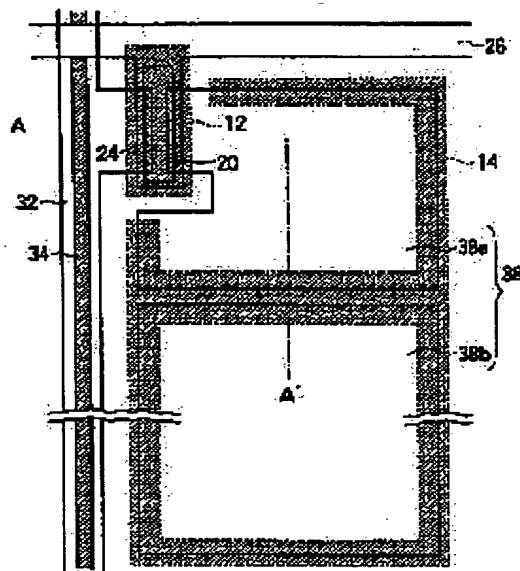
(72)Inventor : TAKEUCHI FUMIYO
YANAI KENICHI

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

(57)Abstract:

PURPOSE: To improve the dependency on visual angles in gradation display by adding a control capacity, to prevent the loss of an opening rate by shielding the leak light between respective auxiliary picture element electrodes and to form the control capacity without increasing the number of stages, etc.

CONSTITUTION: A Cr light shielding layer 12 and electrodes 14 for the Cr control capacity are formed on a transparent insulating substrate and a TFT is formed via an SiN insulating film above the Cr light shielding film layer 12. The picture element electrode 38 connecting to the drain of the TFT is formed on the SiN insulating film. This picture element electrode 38 is divided into the ITO auxiliary picture element electrodes 38a, 38b. The electrodes 14 for the Cr control capacity overlap on the peripheral part of the ITO auxiliary picture element electrodes 38a, 38b and the spacing of the ITO auxiliary picture element electrodes 38a, 38b through the SiN insulating film, thereby forming the control capacity.



LEGAL STATUS

[Date of request for examination] 12.10.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3081357

[Date of registration] 23.06.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

This Page Blank (uspro)

【請求項1】 ソース、ドレイン、活性層、ゲート絶縁膜及びゲートからなる薄膜トランジスタと、前記ドレインに接続された画素電極と、液晶を挟んで前記画素電極と対向して設けられた対向電極とを有する液晶表示装置において、

前記画素電極が、複数の制御容量電極に分割されており、前記複数の制御容量電極の周辺部の上又は下方に、絶縁膜を介して、金属膜からなる制御容量電極が形成されていること、

前記複数の制御容量電極と前記制御容量電極との間に制御容量電極が形成されていることを特徴とする液晶表示装置。

【請求項2】 請求項1記載の液晶表示装置において、前記制御容量電極が、前記絶縁膜を介して、前記複数の制御容量電極のほぼ全周辺部及び前記複数の制御容量電極の隙間と重なり、前記複数の制御容量電極を形成する工程と、

【請求項3】 透明絶縁性基板上に第1の金属膜層を堆積した後、前記第1の金属膜層を所定の形状にパターニングして、制御容量電極と同時に薄膜トランジスタへの光の入射を遮断する遮光膜層を形成する工程と、

全面に第1の絶縁膜及び透明導電層を順に堆積した後、前記透明導電層を所定の形状にパターニングして、前記遮光膜層上方にソース、ドレインを形成すると同時に、前記制御容量電極上方に周辺部が重なる複数の制御容量電極からなる画素電極を形成する工程と、

前記ソースと前記ドレインとに挟まれた活性層を形成する工程と、

全面に第2の絶縁膜及び第2の金属膜層を順に堆積した後、前記第2の金属膜層を所定の形状にパターニングして、前記第2の金属膜層上方にゲート電極を形成する工程とを有し、

前記第1の絶縁膜を介して設けられた前記複数の制御容量電極と前記制御容量電極との間に制御容量を形成することを特徴とする液晶表示装置の製造方法。

【請求項4】 透明絶縁性基板上に第1の金属膜層を堆積した後、前記第1の金属膜層を所定の形状にパターニングして、遮光膜層を形成する工程と、

全面に第1の絶縁膜及び透明導電層を順に堆積した後、前記透明導電層を所定の形状にパターニングして、前記遮光膜層上方にソース、ドレインを形成すると同時に、複数の制御容量電極からなる画素電極を形成する工程と、

前記ソースと前記ドレインとに挟まれた活性層を形成する工程と、

全面に第2の絶縁膜及び第2の金属膜層を順に堆積した後、前記第2の金属膜層を所定の形状にパターニングして、前記活性層層上方にゲート電極を形成すると同時に、前記複数の制御容量電極の周辺部の上又は前記制御容量電極を形成する工程とを有し、

前記第1の絶縁膜を介して設けられた前記複数の制御容量電極と前記制御容量電極との間に制御容量を形成することを特徴とする液晶表示装置の製造方法。

【請求項5】 透明絶縁性基板上に金属膜層を堆積した後、前記金属膜層を所定の形状にパターニングして、ゲート電極と同時に制御容量電極を形成する工程と、

前記ゲート電極及び前記制御容量電極上に、ゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に活性層を形成した後、前記活性層上に接続するソース及びドレインを相対して形成する工程と、

前記ゲート絶縁膜上に、周辺部が前記制御容量電極と重なる複数の制御容量電極からなる画素電極を透明導電層を用いて形成する工程と、

前記ゲート絶縁膜を介して設けられた前記複数の制御容量電極と前記制御容量電極との間に制御容量を形成することを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

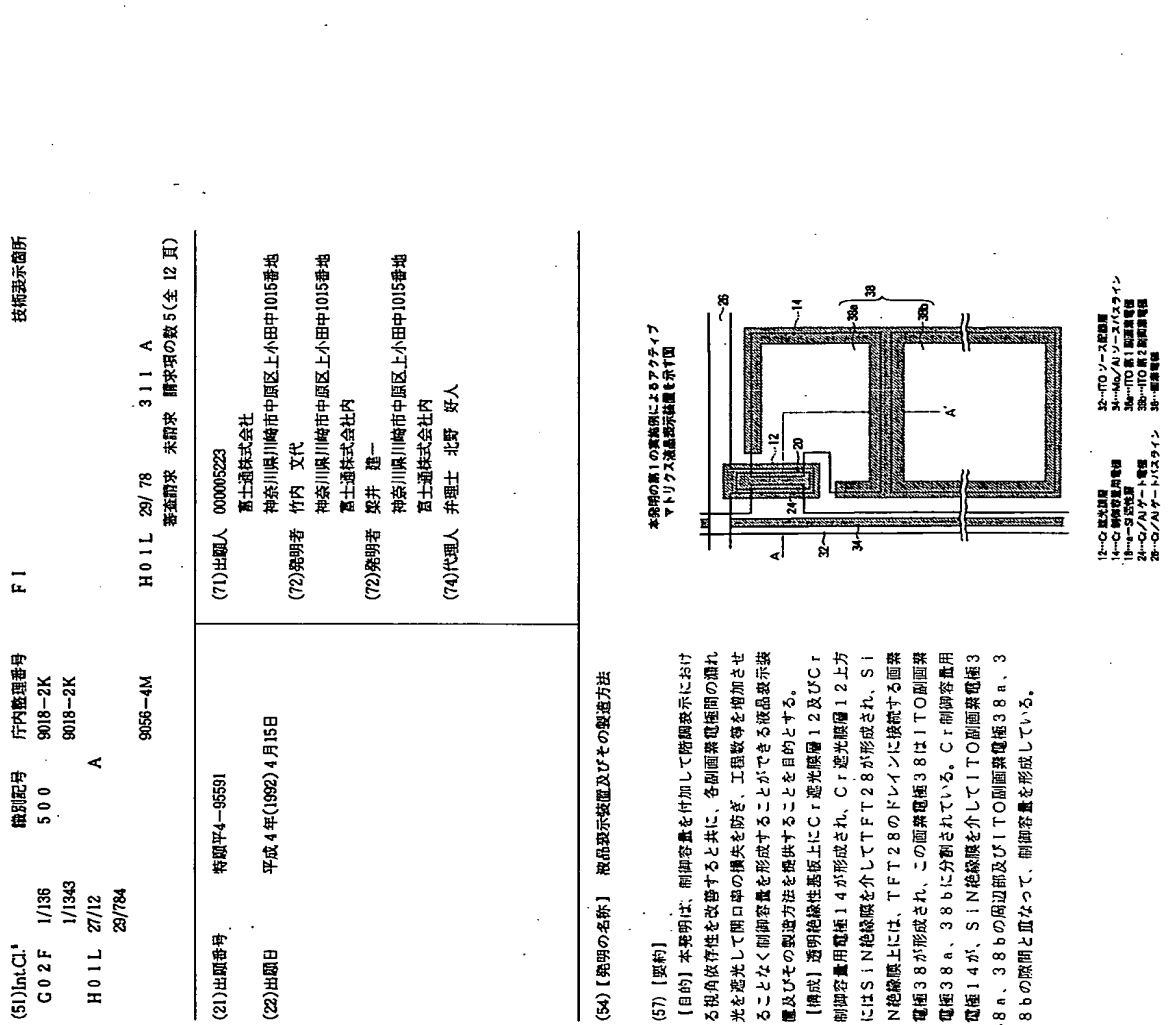
【産業上の利用分野】 本発明は液晶表示装置及びその製造方法に係り、特にフルカラー表示の際の階調表示を行うアクティブマトリクス液晶表示装置及びその製造方法に関する。液晶ディスプレイは、CRT (Cathode Ray Tube) に比べて軽量・薄型・低消費電力等の利点を有し、既に小型テレビ等では実用化されているが、更に大型テレビ、ラップトップ型パソコンのディスプレイ等にも需要が拡大されている。

【0002】 近年においては、低温化、大画面化、高画質化が求められており、その開発が急進に進められているが、特にTFT (薄膜トランジスタ) を用いた液晶ディスプレイでは、フルカラー表示の際の階調表示における視角依存性を改善し、より高い画質の表示を得ることが課題となっている。

【0003】

【従来の技術】 従来のアクティブマトリクス液晶表示装置を図10を用いて説明する。図11(a)は従来のアクティブマトリクス液晶表示装置の画素部を示す模式図、図11(b)はその画素部の制御容量を示す等価回路図である。ソース60と、ドレイン62と、これらの間に挟まれた活性層上に絶縁膜を介して形成されたゲート64からなるTFT66が形成されている。また、このTFT66のドレイン62に接続して面積S1、S2、S3、S4のITO (Indium Tin Oxide) 層からなるITO制御容量電極68a、68b、68c、68dが設けられている。

【0004】 そしてこれらのITO制御容量電極68a、68b、68c、68dは、TFT66のドレイン62に接続するITO第1層をそれぞれの面積S1、S2、S3、S4をもつ形状にパターニングして形成される。また、これらのITO制御容量電極68a、68b、68c、68dが設けられている。



11

とができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例によるアクティブマトリクス液晶表示装置を示す平面図である。

【図2】図1のアクティブマトリクス液晶表示装置のA-A'線断面図である。

【図3】図1のアクティブマトリクス液晶表示装置の制御容量を示す等価回路図である。

【図4】図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図（その1）である。

【図5】図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図（その2）である。

【図6】図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図（その3）である。

【図7】図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図（その4）である。

【図8】図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図（その5）である。

【図9】本発明の第2の実施例によるアクティブマトリクス液晶表示装置を示す断面図である。

【図10】本発明の第3の実施例によるアクティブマトリクス液晶表示装置を示す平面図及び断面図である。

【図11】従来のアクティブマトリクス液晶表示装置の面素部を示す模式図である。

【符号の説明】

10…透明絶縁性基板

12

12…Cr遮光膜層

14…Cr制御容量用電極

16…SiN絶縁膜

18…a-Si活性層

20…SiNチャネル保護膜

22…SiNゲート絶縁膜

24…Cr/Alゲートバスライン

26…Cr/Alゲートバスライン

28…TFT

30…ソース

32…ITOソース配線層

34…Mo/Alソースバスライン

36…ドレイン

38a、38b…ITO側面素電極

38…画素電極

40…Cr/Al制御容量用電極

42…Al/Tiゲート電極

44…Al/Tiゲートバスライン

46…Al/Ti制御容量用電極

48…Ti/Alソース電極

50…Ti/Alドレイン電極

52…TFT

54…Ti/Alソースバスライン

60…ソース

62…ドレイン

64…ゲート

66…TFT

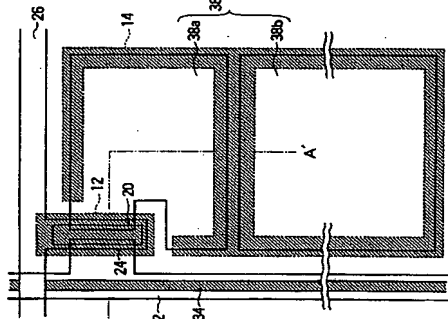
68a、68b、68c、68d…ITO制御容量用電極

70…絶縁膜

72a、72b、72c、72d…ITO側面素電極

【図1】

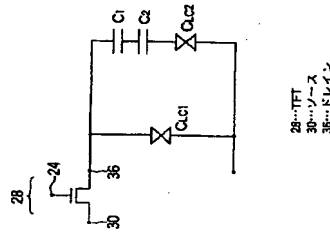
本発明の第1の実施例によるアクティブマトリクス液晶表示装置を示す図



12…Cr遮光膜層
14…Cr制御容量用電極
16…SiN絶縁膜
18…a-Si活性層
20…SiNチャネル保護膜
22…SiNゲート絶縁膜
24…Cr/Alゲートバスライン
26…Cr/Alゲートバスライン
28…TFT
30…ソース
32…ITOソース配線層
34…Mo/Alソースバスライン
36…ドレイン
38a、38b…ITO側面素電極
38…画素電極
40…Cr/Al制御容量用電極
42…Al/Tiゲート電極
44…Al/Tiゲートバスライン
46…Al/Ti制御容量用電極
48…Ti/Alソース電極
50…Ti/Alドレイン電極
52…TFT
54…Ti/Alソースバスライン
60…ソース
62…ドレイン
64…ゲート
66…TFT
68a、68b、68c、68d…ITO制御容量用電極

【図3】

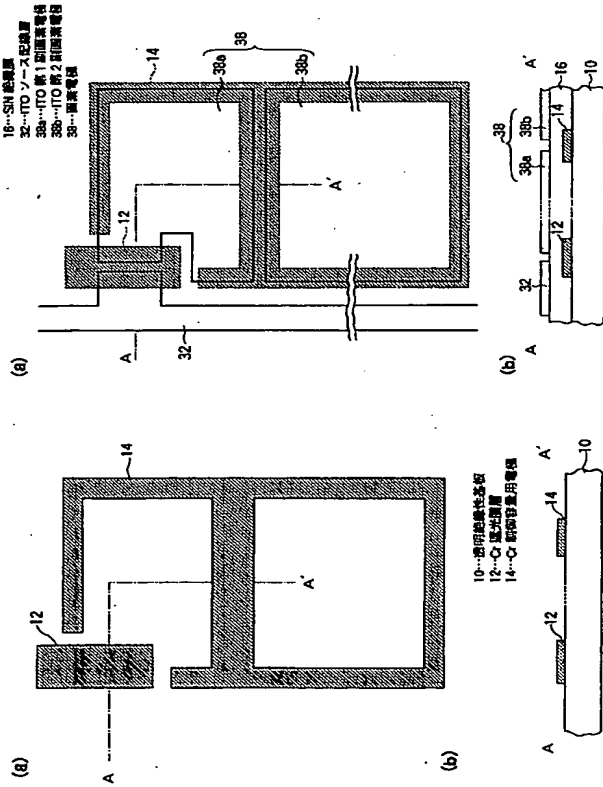
図1に示すアクティブマトリクス液晶表示装置の制御容量を示す等価回路図



28…TFT
30…ソース
38a…ドレイン

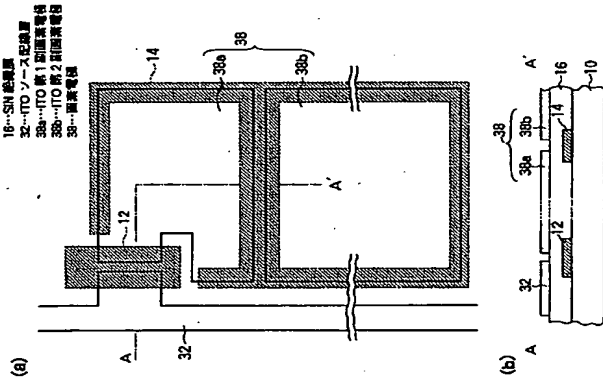
【図4】

図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図(その1)



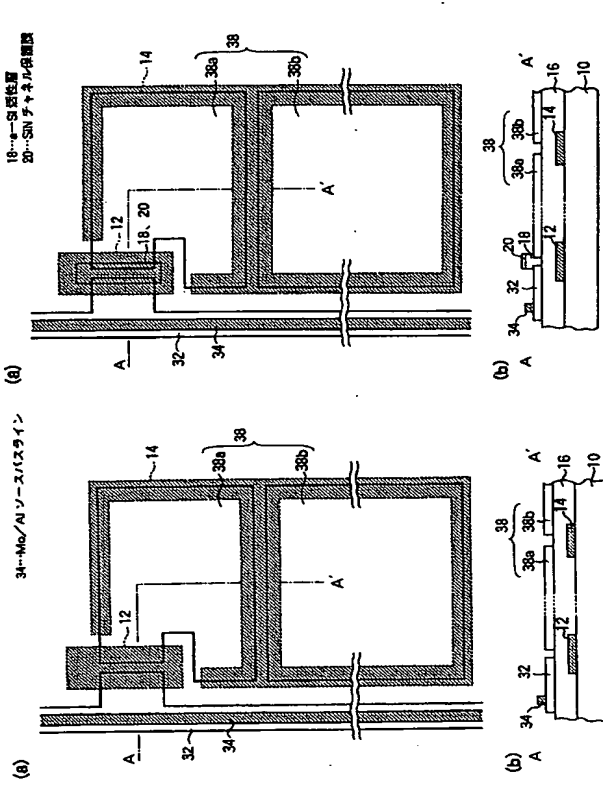
【図5】

図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図(その2)



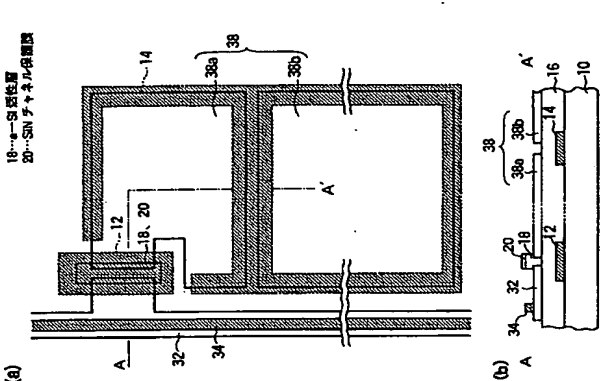
【図6】

図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図(その3)



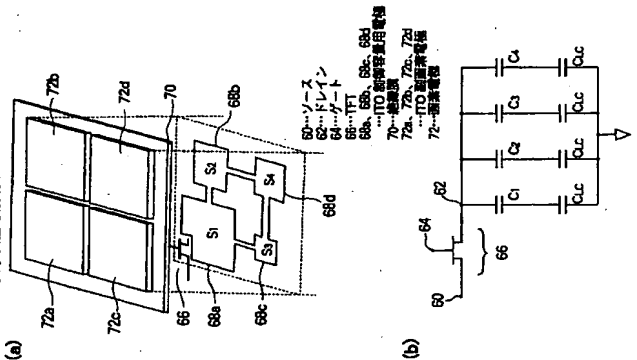
【図7】

図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び工程断面図(その4)



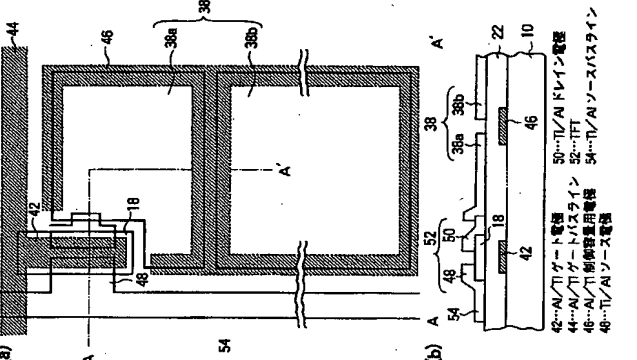
【図11】

従来のアクティブマトリクス液晶表示装置を説明するための図



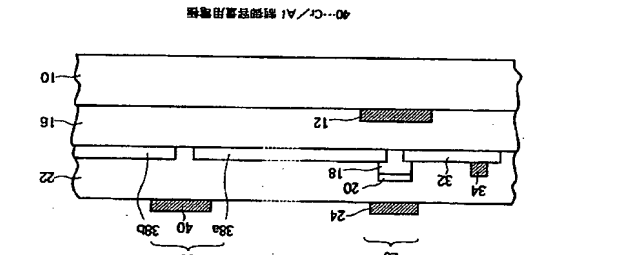
【図10】

本発明の第3の実施例によるアクティブマトリクス液晶表示装置を示す平面図及び断面図



【図9】

本発明の第2の実施例によるアクティブマトリクス液晶表示装置を示す断面図



【図8】

図1及び図2に示すアクティブマトリクス液晶表示装置の製造方法を説明するための工程平面図及び断面図(その5)

